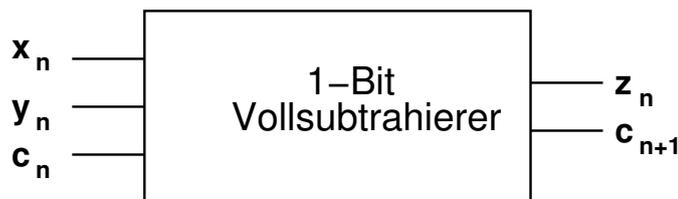


Übungszettel 7

27. Sie verfügen über einen Vorrat an *AND*-, *OR*- und *NOT* Gattern. Konstruieren Sie einen Halbaddierer, der zwei Eingänge x_1 und x_2 auf Summe s und Übertrag c abbildet.
- Geben Sie die Wahrheitstabelle für den Halbaddierer an.
 - Leiten Sie aus der Wahrheitstabelle eine vollständige DNF für Summe s und Übertrag c ab und konstruieren Sie daraus die logische Schaltung. Wieviele Gatter werden verwendet?
 - Stellen Sie mittels algebraischer Umformung s als Funktion des Übertrags c ($s = f(c, x_1, x_2)$) in möglichst einfacher Form dar, um die logische Schaltung zu vereinfachen. Wieviele Gatter werden jetzt verwendet?
 - Konstruieren Sie einen *4-Bit-Incrementer* durch ausschliessliche Verwendung von Halbaddierern. Die 4-Bit-Zahl liegt in einem Register vor und repräsentiert eine positive Zahl im Intervall $[0, 15]$. Der Incrementer erhöht die Zahl um 1. Die inkrementierte Zahl soll in ein Ausgaberegister geschrieben werden. Zusätzlich soll ein Overflow-Flag einen möglichen Überlauf anzeigen (Anm.: Die Register sind nicht zu konstruieren.)
28. Analog zum bereits bekannten Aufbau eines Volladdierers kann auch ein bitweiser "Vollsubtrahierer" konstruiert werden.



Die Schaltung soll, unter Beachtung eines eventuellen Übertrags c_n aus der vorangegangenen Operation, den Eingang y_n vom Eingang x_n subtrahieren und das Ergebnis und einen etwaigen Übertrag an den Ausgängen z_n und c_{n+1} zur Verfügung stellen (siehe folgende Gleichung).

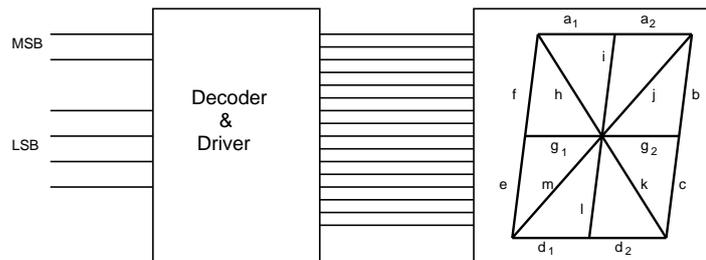
$$z_n = x_n - y_n - c_n, \quad c_{n+1} = \begin{cases} 1, & \text{wenn } z_n < 0 \\ 0 & \text{sonst} \end{cases}$$

- Erstellen Sie die Wahrheitstabelle für die Ausgänge z_n und c_{n+1} .
- Leiten Sie die DNF für diese Ausgänge ab.
- Vereinfachen Sie diese DNFs mittels Karnaugh-Diagramm.
- Geben Sie eine Realisierung des Bauteils mit Hilfe von *AND*-, *OR*- und *NOT*-Gattern an.

Bitte wenden!

29. Sie verfügen über einen Vorrat an *AND*-, *OR*- und *NOT* Gattern. Konstruieren Sie einen elementaren Multiplexer, der einen der zwei Eingänge x_1 und x_2 , der durch die Steuerleitung s_0 ausgewählt wird, auf den Ausgang y abbildet.
- Geben Sie die Wahrheitstabelle für den elementaren Multiplexer an.
 - Leiten Sie aus der Wahrheitstabelle eine vollständige DNF für den Ausgang y ab, ermitteln Sie eine DMF mittels K-Diagramm, und konstruieren Sie daraus die logische Schaltung.
 - Verwenden Sie den elementaren Multiplexer als Grundbaustein für einen Multiplexer mit 4 Eingängen und geben Sie die entsprechende Schaltung an.
30. In elektronischen Geräten (z.B. Taschenrechner) werden zur Anzeige oft 16-Segment-Anzeigen verwendet. 64 Zeichen werden dabei mit 6-Bit Worten codiert, für jedes der 16 Anzeigenelemente ist ein Decoder notwendig.

MSB \ LSB	0	1	2	3	4	5	6	7	8	9	A	B	C	D	E	F
0				≡	≡	⊗	⊗	/	<	>	*	+	/	-	\	/
1	0	1	2	3	4	5	6	7	8	9	=	=	<	=	>	∞
2	a	A	B	C	D	E	F	G	H	I	J	K	L	M	N	O
3	P	Q	R	S	T	U	V	W	X	Y	Z	[\]	^	_



- Erstellen Sie die Wertetabelle für das Segment m mit der Codierung 1 dann und nur dann wenn Segment aktiviert.
- Minimieren Sie die Schaltfunktion für den Ausgang m mit dem Verfahren von Quine-McCluskey.
- Realisieren Sie das Ergebnis mit NOT, AND und OR-Gattern mit je 4 Eingängen.