

Rechnerarchitektur

SS 17

Übungszettel 4

12. Schreiben Sie ein DLX-Unterprogramm, das die Korrektheit eines Zeichens im 7-Bit ASCII Code mit *even parity* überprüft. Überlegen Sie zuerst, wie einzelne Bits in einem Register (mit logischen Operationen) geprüft werden können.
 - a. Geben Sie das Unterprogramm mit folgenden Übergabeparametern an: R1 enthält das zu überprüfende Zeichen. Das Ergebnis wird in R3 übergeben. Das Unterprogramm soll nach dem *Callee-Save*-Prinzip gestaltet sein.
 - b. Geben Sie ein Codefragment an, das es dem Unterprogramm auch erlaubt Zeichen im 7-Bit ASCII Code mit *odd parity* zu prüfen. Dazu wird in R2 0 für ein Zeichen mit even parity und 1 für odd parity übergeben. Kennzeichnen Sie die Stelle in a., wo dieses eingefügt werden soll.
 - c. Testen Sie das Unterprogramm im DLX-Simulator.
13. Ein A/D-Wandler liefert einen digitalisierten Spannungswert in Form eines 1-aus-16 Codes, der in das Register R1 einer DLX-Maschine geladen wurde.
 - a. Schreiben Sie ein DLX-Unterprogramm (mit *Callee-Save*), das die Korrektheit des Digitalwerts prüft und geben Sie das Resultat der Überprüfung in R2 zurück.
 - b. Was müsste in ihrem Programm a. geändert werden, wenn der A/D-Wandler einen 1-aus-32 Code liefert?
 - c. Testen Sie das Unterprogramm im DLX-Simulator.
14. Entwickeln Sie ein DLX-Unterprogramm (ohne *Callee-Save*) zum Verschieben eines Speicherblocks, dessen Größe (in words) in R3 angegeben wird. Die Adresse der Quelle wird in R1, die des Ziels in R2 übergeben. Der Speicherblock beginnt an der gegebenen Adresse und endet an einer höheren Adresse. Nach Ausführung der Funktion sollen die Daten im Zielblock exakt jenen im Quellblock vor dem Aufruf der Funktion entsprechen. Beachten Sie, dass die beiden Blöcke auch überlappen können. Verwenden Sie keinerlei Zwischenspeicher (außer Registern). Nehmen Sie an, dass alle Adressen korrekt sind und ausreichend Speicherplatz vorhanden ist.